

► **Nokia laajentaa** Suomen-tutkimustoimintaansa avaamalla Teknillisen korkeakoulun yhteyteen Otaniemeen avoimen mobiili-Internetin innovaatioita kehittävän tutkimuslaboratorion. Sähkötalon yhteyteen sijoittuu alkuvaiheessa 20 Nokian tutkijaa. Yhteiseen tutkimussuunnitelmaan kuuluvat uudet viestintätekniikat, radio- ja Internet-yhteyksien innovatiivinen käyttö sekä käyttöliittymät ja nanotekniikan sovellukset.



► **Kännyköiden** ja tukiasemien valmistajat ovat Nokian ja Ericssonin johdolla sopineet, miten seuraavan sukupolven LTE-tekniikkaa voidaan käyttää laitteissa. Alcatel-Lucent, Ericsson, NEC, NextWave Wireless, Nokia, Nokia Siemens Networks ja Sony Ericsson ovat sopineet, että LTE-tekniikkaan liittyvän IP:n osuuden kännyköiden hinnasta pitää olla alle 10 prosenttia. Lisäksi yritykset ovat sopineet, että sylimikroiin integroitavan LTE-yhteyden rojalitmaksun pitää jäädä alle kymmenen dollarin.

► **National Instruments** ja ARM ovat julkistaneet uuden Labview-moduulin, jonka myötä suosittu suunnittelualusta laajenee ARM7-, ARM9- ja Cortex-M3-prosessorien ohjelmointiin. Moduulin avulla suunnittelijat ja tutkijat voivat luoda sulautettuja sovelluksia Labview-ympäristössä ja lähettää ne yli 260 ARM-mikro-ohjaimen. Moduulissa on ajurit, joilla myös sulautettujen järjestelmien ohjelmointia vähemmän tuntevat voivat toteuttaa graafisesti kaikki ARM-pohjaisen järjestelmänsä toiminnot.

► **VTT avaa** wimax-testausverkon konvergenssilaboratorionsa Ouluun. Verkko on Euroopan ensimmäisiä langattoman laajakaistan mobiili-wimax-verkkoja. Testausverkko tarjoaa sovellus- ja verkkotestausta yrityksille. VTT:n testausverkko toimii 3,5 gigahertsin taajuudella ja se koostuu tukiasemista ja verkon laitteistosta sekä kannettavien tietokoneiden wimax-korteista.

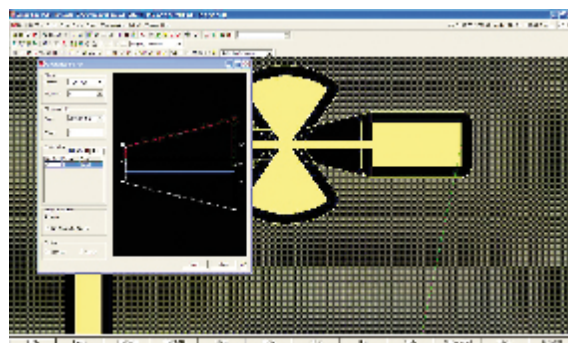
RF-piirilevyjen kehitys nopeutuu

RF-osia sisältävien piirikorttien suunnittelu on ollut tähän asti vaivalloista puuhaa. RF-suunnittelu oli käytännössä erillään digitaalisuunnittelusta. Mentor Graphics ja Agilent haluavat helpottaa prosessia.

■ Yhtiöt ovat kahden vuoden ajan integroineet Mentorin PCB-työkaluja ja Agilentin suosittua ADS-ympäristöä toisiinsa. Tuloksena on RF Design Solutioniksi nimetty kokonaisuus, jossa RF-suunnittelu on ensimmäistä kertaa sisällytetty osaksi piirikorttien suunnittelua.

Aiemmin RF-piirikorttien suunnittelussa oli tiedostojen välillä vain ascii-kytkös. Prosessi vaati esimerkiksi RF-komponenttien tuontia piirikortinsuunnitteluun CAD-mallina. Uudessa mallissa RF-osat tuodaan piirikortille toimivina komponentteina, mikä mahdollistaa myös RF-komponenttien optimoinnin ja sijoittelun osana koko piirikorttikokonaisuutta.

Yhtiöiden mukaan uusi prosessi säästää huomattavasti PCB-suunnitteluun kuluva aikaa. Mentorissa PCB-tuotteiden



Kahden vuoden yhteistyön jälkeen voidaan Agilentin RF-simulaattorista viedä dataa suoraan Mentorin piirilevytyökaluihin. Linkki toimii myös toiseen suuntaan.

kehityksestä vastaavan **John Isaacin** mukaan aikaa säästyy jopa puolet aiempaan verrattuna. Lisäksi tarkkuus paranee. – Ascii-tiedostojen siirtely on hyvin virhealtista, Isaac kertoo.

Piirikorttien uuden suunnitteluprosessin kysyntää on, sillä RF-osia istutetaan nykyään käytännössä kaikille kulutus-elektronikan alustoille. RF Design Solutionin nopeudesta kertoo puolestaan Agilentin esimerkki: Yhtiön oman spektrianalysaattorin piirikortin kehitystyöhön kuluva aika lyheni sen avulla kahdeksasta kuukaudesta kolmeen.

Uusi ratkaisu toimii Mentorin Expedition- ja Board Station -ympäristöissä sekä Agilentin ADS-työkaluissa. Mentorin työkaluista voidaan lähettää haluttuja osia ADS:n RF-simulaattoriin suoraan suunnittelusta eikä mitään kirjastojen yhteensovittamista tai aiempia muita prosessin hankaluuksia tule eteen.

John Isaac myöntää, että RF Design Solution on tarkoitettu ennen kaikkea vaativia RF-piirikortteja kehittäville yrityksille. Optiona uudet ominaisuudet saa sekä Mentorin että Agilentin työkaluihin 9000 dollarin lisähintaan.

Asic tulee uusissa vaatteissa

■ Asic-piirien kuolemaa on ennustettu jo vuosia. FPGA-valmistajat uskovat oman tekniikkansa korvaavan lopulta kaikki asicit, joiden suunnittelusta on tullut yksinkertaisesti liian kallista puuhaa. Piilaaksoilainen Easic kulkee vastavirtaa ja ennustaa asicin uutta tulemistä.

Easicin pääjohtaja on **Ronnie Vasishta**, joka aiemmin veti LSI Logicissa niin sanottujen rakennepiirien (structured asic) eli Rapid-Chip-perheen kehitystä. Sitten LSI osti Ageren ja lakkasi kokonaan olemasta asic-talo. Vasishta siirtyi vetämään Easicia, joka tarjoaa eräänlaista rakennepiiriä Nextreme-perheen muodossa.

Vasishta kutsuu tekniikkaa ”uudeksi asiciksi”. Ehkä rakennepiireillä on hieinan huono kaiku sijoittajien korvissa.

Nextreme kuitenkin eroaa myös teknisesti vanhoista rakennesiruihin.

Easicin uusissa asiceissa piirin räätälöinti tehdään elektronisuihkulla (e-beam) sirun kuudenteen kerrokseen. Tämän ansiosta rahaa ei kulu loputtomiin maskikustannuksiin. Ja koska iso osa piiristä on jo valmiiksi verifioitu, suunnitteluun kuluva aika kutistuu selvästi. – Neljään kuuteen viikkoon, kehuu Vasishta.

– Idea on tuoda massaräätälöinti mikropiirien valmistukseen. Yhden suunnittelijan pitää pystyä viemään suunnittelu piille, sillä nyt tarvitaan useita suunnittelijoita jokaista piiriä kohti. Menettelytapojen pitää muuttua, Vasishta evästä.

Hän uskoo myös, että ”uuden asicin” myötä asic-suunnittelujen määrä kää-



tyy uudelleen kasvuun. Totta onkin, että tällä hetkellä asic-suunnitteluja aloitetaan noin 4000 vuodessa. Määrä on hiljalleen vähentynyt, mutta nykyvauhtia vuonna 2030 tehdään vuodessa enää 250 asic-suunnittelua.

Easic ei edellytä minimituloismääriä. Valmistuskumppani Fujitsu valmistaa siruja e-beam-tekniikalla useallekin asiakkaalle samalla kiekolla.

– **Asiakas voi tilata meiltä kymmenen piiriä ja testata suunnittelua niillä. Piille viemme suunnittelun 1–4 viikossa ja takaamme, että se toimii, Vasishta kehuu.**